

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-016226

(43)Date of publication of application : 19.01.2001

(51)Int.Cl.

H04L 12/28

(21)Application number : 11-187497

(71)Applicant : NEC CORP

(22)Date of filing : 01.07.1999

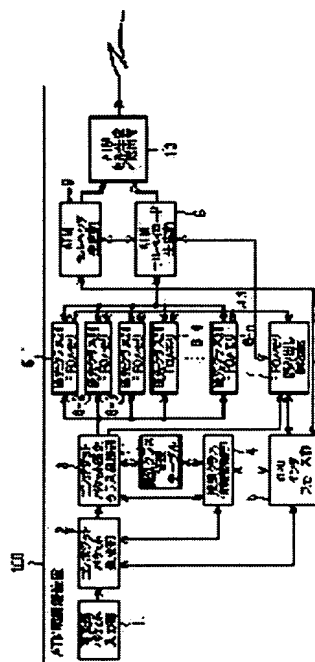
(72)Inventor : MAEDA TETSUO

## (54) TRANSMISSION CONTROL SYSTEM FOR ATM CELL AND TRANSMISSION CONTROLLER

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To decrease a transmission delay in a packet multiplexed on an asynchronous transfer mode ATM cell and to conduct priority control of packet transmission in response to an application of a user.

**SOLUTION:** A composite packet generating section 2 in this transmission control system applies ATM adaptation layer AAL 2 processing to a voice packet and a data packet received from a plurality of user channels to generate a composite packet and allows a composite packet priority class identification section 3 to distribute and store the composite packet to first-in first-out FIFO memories 6-1-6-N by priority class while placing the 1st priority to the voice packet and the 2nd and 3rd priority to the data packet. A FIFO memory read control section 7 reads the voice packet with priority on the basis of control information, an ATM cell generation/transmission section 10 adds an ATM cell header to the read composite packet, multiplexes the resulting composite packet on an ATM cell in the order of packets with higher priority and transmits the resulting ATM cells to an ATM exchange.



## LEGAL STATUS

[Date of request for examination] 15.06.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3449299

[Date of registration] 11.07.2003

[Number of appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-16226

(P2001-16226A)

(43)公開日 平成13年1月19日(2001.1.19)

(51)Int.Cl.<sup>7</sup>

H 0 4 L 12/28

識別記号

F I

H 0 4 L 11/20

テマート\*(参考)

G 5 K 0 3 0

F 9 A 0 0 1

審査請求 有 請求項の数 5 O L (全 12 頁)

(21)出願番号

特願平11-187497

(22)出願日

平成11年7月1日(1999.7.1)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 前田 哲郎

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100071526

弁理士 平田 忠雄

Fターム(参考) 5K030 GA02 HA10 HB01 HB14 HB17

HB28 HB29 JA06 JA08 KA02

KX29 LA03

9A001 BB02 BB03 BB04 CC04 CC06

CC07 CZ05 DD10 HH15 HZ23

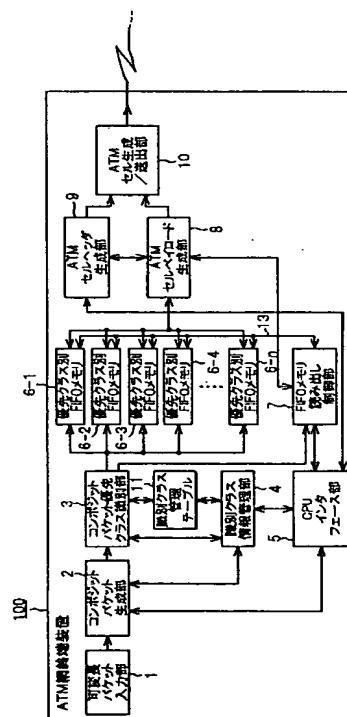
JJ18 KK56

(54)【発明の名称】 ATMセルの送信制御方式及び送信制御装置

(57)【要約】

【課題】 ATMセルに多重されるパケットの伝送遅延を減らし、かつ、ユーザのアプリケーションに応じたパケット送信の優先制御が行えるようにする。

【解決手段】 コンポジットパケット生成部2により複数のユーザチャネルから入力した音声パケットおよびデータパケットをAAL2処理してコンポジットパケットを生成し、この内、音声パケットを第1の優先順位に、前記データパケットを第2、第3優先順位にして前記コンポジットパケットをコンポジットパケット優先クラス識別部3により振り分けて優先クラス別FIFOメモリ6-1～6-Nに記憶させる。FIFOメモリ読み出し制御部7は制御情報に基づいて前記音声パケットを優先させて読み出し、読み出したコンポジットパケットにATMセル生成/送出部10でATMセルヘッダを付加して優先度の高いパケットからATMセルに多重し、これをATM交換機へ送信する。



## 【特許請求の範囲】

【請求項1】 可変長の複数のユーザチャネルからの複数の可変長パケットをATM (Asynchronous Transfer Mode) セルに多重してATMリンクへ送出するATMセルの送信制御方式において、

前記複数のユーザチャネルから入力した音声パケットおよびデータパケットをAAL2 (ATM Adaptation Layer Type 2) 処理してコンボジットパケットを生成するコンボジットパケット生成手段と、

前記コンボジットパケット生成手段により生成されたコンボジットパケットの内、前記音声パケットを第1の優先順位にし、前記データパケットを第2優先順位以後に設定して前記コンボジットパケットを振り分ける識別手段と、

前記識別手段により振り分けられたコンボジットパケットを記憶する複数のFIFO (First-In First-Out) メモリを備えた記憶手段と、

前記識別手段からの制御情報に基づいて前記音声パケットが記憶されている前記FIFOメモリから優先してコンボジットパケットの読み出しを行う読み出し制御手段と、

前記制御手段により読み出したコンボジットパケットにATMセルヘッダを付加して優先度の高いパケットからATMセルに多重して送信するATMセル生成/送出手段を備えることを特徴とするATMセルの送信制御方式。

【請求項2】 前記コンボジットパケット生成手段は、前記AAL2処理後の前記コンボジットパケットに対し、チャネル毎に個別のチャネル情報を付加し、このチャネル情報に基づいて前記コンボジットパケットの前記優先度を決定することを特徴とする請求項1記載のATMセルの送信制御方式。

【請求項3】 前記読み出し制御手段は、前記第2優先順位以後に対しては、読み出し間隔及び読み出すデータ長を考慮して前記コンボジットパケットの読み出しを行うことを特徴とする請求項1記載のATMセルの送信制御方式。

【請求項4】 可変長の音声パケットおよびデータパケットをATM (Asynchronous Transfer Mode) セルのペイロードに多重するためのコンボジットパケット化をAAL2 (ATM Adaptation Layer Type 2) 処理により行うコンボジットパケット生成部と、

前記コンボジットパケット生成部からのアプリケーション等のチャネル情報及びチャネル識別番号を管理する識別クラス情報管理部と、

前記チャネル識別番号毎の最新の優先度が書き込まれる識別クラス管理テーブルと、

前記コンボジットパケット生成部によるコンボジットパケットのチャネル識別情報を前記識別クラス管理テーブルに格納し、前記識別クラス管理テーブルに設定された

優先制御情報に基づいて前記コンボジットパケットを優先度に応じて振り分けるコンボジットパケット優先クラス識別部と、

複数のFIFO (First-In, First-Out) メモリにより構成され、前記コンボジットパケット優先クラス識別部によって振り分けられた前記コンボジットパケットのそれぞれを優先度に応じて前記複数のFIFOメモリに記憶する記憶手段と、

前記識別クラス管理テーブルの前記優先制御情報に基づいて前記記憶手段から優先順に前記コンボジットパケットの読み出しを行う読み出し制御部と、

前記記憶手段の前記FIFOメモリから読み出したコンボジットパケットをATMセル内のペイロードに多重化するATMセルペイロード生成部と、

ATMセルヘッダを生成するATMセルヘッダ生成部と、

前記ATMセルペイロード生成部により生成されたATMセルペイロードと前記ATMセルヘッダ生成部により生成されたATMセルヘッダを合成したATMセルを送出するATMセル生成/送出部を備えることを特徴とするATMセルの送信制御装置。

【請求項5】 前記コンボジットパケット優先クラス識別部は、前記優先制御情報として、音声パケットを第1の優先度設定していることを特徴とする請求項4記載のATMセルの送信制御装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、ATM (Asynchronous Transfer Mode) セルの送信制御方式及び送信制御装置に関し、特に、音声のようにリアルタイム性が要求されるアプリケーション情報を優先的に伝送するためのATMセルの送信制御方式及び送信制御装置に関する。

## 【0002】

【従来の技術】 図10は従来のATMセルの送信制御方式を示す。ATMセルにマッピングするパケットは、音声とデータの2種類に分けられ、音声は音声用セル組み立てメモリ201に記憶され、データはデータ情報メモリ202に記憶される。音声用セル組み立てメモリ201には、複数の音声パケット(#1、#2、#3)に分けられ、それぞれのパケットにはヘッダ $h_1$ 、 $h_2$ 、 $h_3$ が付加される。また、データ情報メモリ202からは、所定の条件において、記憶データの一部分がデータ情報パケット203として取り出される。ATMセル204は、音声パケット#1、#2、#3と、データ情報パケット203から成り、音声パケット#1のヘッダ $h_1$ の前にセルのヘッダHが付加される。データ情報パケット203は可変長であり、その先頭にヘッダ $h_4$ を付加して音声パケット#3の後に配設される。

【0003】 図10に示すように、リアルタイム通信が要求される音声パケット#1~#3は、他のデータより

3

優先させて ATM セル 204 のペイロード (Payload: 主情報) に詰め込まれる。そして、規定する ATM セル 組み立て制限時間内に音声パケットの到着が無く、かつ、ATM セル 204 のペイロードに空き領域が生じた場合、データ情報メモリ 202 からデータ情報を読み出し、データ情報パケット 203 として音声パケット #3 の後に付加する。これにより、ペイロードの空き領域にデータを多重することができる。

【0004】図 11 は、従来の ATM セルの他の送信制御方式を示す。この送信制御方式では、音声パケットの取り扱いとは同じであるが、データ情報の取り扱いが異なっている。すなわち、データ情報は、固定長の複数のデータ情報パケット 205a, 205b, 205c, 205d として格納されている。上記したように、優先的に音声パケット #1 ~ #3 が ATM セル 204 のペイロードに詰め込まれ、ペイロードに空き領域が生じると、データ情報パケット 205a をデータ情報メモリ 202 から読み出し、前記空き領域に詰め込み可能なデータ 205a a は ATM セル 204 に付加し、余ったデータ 205a b は ATM セル 204 の後に続く ATM セル 206 の先頭に配設されるようにマッピングする。

【0005】

【発明が解決しようとする課題】しかし、従来の ATM セルの送信制御方式によると、音声パケットを優先的に ATM セルに多重し、ペイロードに空き領域が生じたときにデータ情報パケットを多重して ATM セルペイロードを満たしてセル送信を行っている。このため、セル組み立て制限時間を待って、データ情報メモリ 202 からデータ情報パケット 203 の切り出しおよび ATM セルへの多重処理を行っており、音声パケットの到着が連続していない場合には、連続して音声パケットが到着している状態に比べ、パケット待ちが生じている時間分だけ転送遅延が発生するという問題がある。

【0006】また、ATM セルに多重する優先制御用バッファメモリがデータパケット用と音声データ用の 2 種類のメモリによってパケットの送信優先制御を行っているため、入力回線に様々なアプリケーションのパケットが到着したとしても、アプリケーションの優先制御は行えなかった。

【0007】したがって、本発明の目的は、ATM セルに多重される音声パケットおよびデータパケットの伝送遅延を減らし、かつ、ユーザのアプリケーションに応じたパケット送信の優先制御が行えるようにした ATM セルの送信制御方式及び送信制御装置を提供することにある。

【0008】

【課題を解決するための手段】本発明は、上記の目的を達成するため、第 1 の特徴として、複数のユーザチャネルからの複数の可変長パケットを ATM (Asynchronous Transfer Mode) セルに多重して ATM リンクへ送出す

4

る ATM セルの送信制御方式において、前記複数のユーザチャネルから入力した音声パケットおよびデータパケットを AAL2 (ATM Adaptation Layer Type 2) 処理してコンボジットパケットを生成するコンボジットパケット生成手段と、前記コンボジットパケット生成手段により生成されたコンボジットパケットの内、音声パケットを第 1 の優先順位にし、前記データパケットを第 2 の優先順位以後に設定して前記コンボジットパケットを振り分ける識別手段と、前記識別手段により振り分けられたコンボジットパケットを記憶する複数の FIFO (First-In First-Out) メモリを備えた記憶手段と、前記識別手段からの制御情報に基づいて前記音声パケットが記憶されている前記 FIFO メモリから優先してコンボジットパケットの読み出しを行う読み出し制御手段と、前記制御手段により読み出したコンボジットパケットに ATM セルヘッダを付加して優先度の高いパケットから ATM セルに多重して送信する ATM セル生成/送出手段を備えることを特徴とする ATM セルの送信制御方式を提供する。

【0009】この方式によれば、ユーザチャネルから入力した音声パケットおよびデータパケットが AAL2 処理により生成されたコンボジットパケットに対し、優先制御情報に基づいて音声パケットを第 1 の優先順位にし、データパケットを第 2 の優先順位より後の優先順位に設定する。この優先順位に従って記憶手段の FIFO メモリに記憶し、読み出すときには前記優先順位に従って音声パケットから読み出しを行う。これにより、ユーザチャネル単位で優先制御が行われ、アプリケーションやユーザチャネルに合った伝送品質によるデータ転送が可能になる。また、ペイロード生成のための待ち時間を無くすことができ、トータルのセル遅延時間を減少させることができる。この結果、リアルタイム性が要求される音声の伝送における品質確保が可能になる。

【0010】本発明は、上記の目的を達成するため、第 2 の特徴として、可変長の音声パケットおよびデータパケットを ATM (Asynchronous Transfer Mode) セルのペイロードに多重するためのコンボジットパケット化を AAL2 (ATM Adaptation Layer Type 2) 処理により行うコンボジットパケット生成部と、前記コンボジットパケット生成部からのアプリケーション等のチャネル情報及びチャネル識別番号を管理する識別クラス情報管理部と、前記チャネル識別番号毎の最新の優先度が書き込まれる識別クラス管理テーブルと、前記コンボジットパケット生成部によるコンボジットパケットのチャネル識別情報を前記識別クラス管理テーブルに格納し、前記識別クラス管理テーブルに設定された優先制御情報に基づいて前記コンボジットパケットを優先度に応じて振り分けるコンボジットパケット優先クラス識別部と、複数の FIFO メモリにより構成され、前記コンボジットパケット優先クラス識別部によって振り分けられた前記コ

ンポジットパケットのそれぞれを優先度に応じて前記複数のFIFOメモリに記憶する記憶手段と、前記識別クラス管理テーブルの前記優先制御情報に基づいて前記記憶手段から優先順に前記コンポジットパケットの読み出しを行う読み出し制御部と、前記記憶手段の前記FIFOメモリから読み出したコンポジットパケットをATMセル内のペイロードに多重化するATMセルペイロード生成部と、ATMセルヘッダを生成するATMセルヘッダ生成部と、前記ATMセルペイロード生成部により生成されたATMセルペイロードと前記ATMセルヘッダ生成部により生成されたATMセルヘッダを合成したATMセルを送出するATMセル生成/送出部を備えることを特徴とするATMセルの送信制御装置を提供する。

【0011】この構成によれば、コンポジットパケット生成部により生成されたコンポジットパケットに対し、そのチャネル識別情報を識別クラス管理テーブルに格納し、この識別クラス管理テーブルに設定された優先制御情報に基づいてコンポジットパケット優先クラス識別部によってコンポジットパケットは優先度に応じて振り分けられる。振り分けられたコンポジットパケットのそれぞれは記憶手段に記憶された後、優先制御情報に基づいて優先度の高いコンポジットパケットから読み出される。読み出されたコンポジットパケットは、ATMセルペイロード生成部によってATMセル内のペイロードに多重化され、このATMセルペイロードにATMセルヘッダを合成してATMセルが生成され、外部へ送出される。この結果、ユーザチャネル単位で優先制御が行われ、アプリケーションやユーザチャネルに合った伝送品質によるデータ転送が可能になる。また、ペイロード生成のための待ち時間を無くすことができ、トータルのセル遅延時間を減少させることができる。この結果、リアルタイム性が要求される音声の伝送における品質確保が可能になる。

#### 【0012】

【発明の実施の形態】以下、本発明の実施の形態を図面に基いて説明する。図1は本発明のATMセルの送信制御方式及び送信制御装置が適用されるネットワークシステムを示す。

【0013】本発明のATMセルの送信制御装置としてのATM網終端装置(NT)100AとATM網終端装置(NT)100Bの間には、ATM交換機101、102が接続されている。ATM交換機101とATM交換機102の間は、ATMネットワーク103によって接続されている。ATM網終端装置100A、100BとATM交換機101、102の間は、コンポジットATMリンク104により接続されている。また、ATM網終端装置100Aと100Bには、複数のユーザチャネル105が設定され、可変長のパケットが伝送される。

【0014】図2はATM網終端装置100A(100

B)の詳細構成を示す。ATM網終端装置100AとATM網終端装置100Bは同一構成である。したがって、ここでは、ATM網終端装置100Aについてのみ説明する。

ATM網終端装置100Aは、可変長パケット入力部1、コンポジットパケット生成部2、コンポジットパケット優先クラス識別部3、識別クラス情報管理部4、CPUインタフェース部5、優先クラス別FIFO(First-In First-Out)メモリ6-1~6-N、FIFOメモリ読み出し制御部7、ATMセルペイロード生成部8、ATMセルヘッダ生成部9、及びATMセル生成/送出部10、識別クラス管理テーブル11を備えて構成される。

【0015】可変長パケット入力部1には、コンポジットパケット生成部2、コンポジットパケット優先クラス識別部3、優先クラス別FIFOメモリ6-1~6-N、ATMセルペイロード生成部8、ATMセル生成/送出部10が直列に接続されている。コンポジットパケット生成部2とコンポジットパケット優先クラス識別部3には、識別クラス情報管理部4が接続され、コンポジットパケット生成部2と識別クラス情報管理部4にはCPUインタフェース部5が接続されている。FIFOメモリ読み出し制御部7は、コンポジットパケット優先クラス識別部3、CPUインタフェース部5、優先クラス別FIFOメモリ6-1~6-N、及びATMセルペイロード生成部8に接続されている。また、ATMセルヘッダ生成部9はCPUインタフェース部5及びATMセル生成/送出部10に接続されている。

【0016】可変長パケット入力部1には、音声、データ、画像等の様々なアプリケーションのパケットが入力される。入力したパケットをATMセルペイロードに多重して送信するため、コンポジットパケット生成部2では、可変長パケット入力部1から入力されたパケットについてAAL2(ATM Adaptation Layer Type2)処理を行い、コンポジットセル化する。コンポジットパケット生成部2は、パケットのアプリケーション等のチャネル情報とチャネル識別番号(CID)を識別クラス情報管理部4に通知する。コンポジットパケット優先クラス識別部3は識別クラス管理テーブル11を持ち、この識別クラス管理テーブル11には識別クラス情報管理部4から与えられる常時最新のCID毎の優先度が書き込まれる。この識別クラス管理テーブルの優先度情報に基づいて、コンポジットパケットが優先クラス別FIFOメモリ6-1~6-Nに格納される。優先クラス別FIFOメモリ6-1~6-Nに格納されたコンポジットパケットは、その優先度に従ってFIFO読み出しメモリ制御部7により読み出される。更に、ATMセル生成/送出部10によって、ATMセルペイロード生成部8で生成されたペイロードとATMセルヘッダ生成部9で生成されたヘッダを含むATMセルが生成される。このATMセルは、ATMセル生成/送出部10からコンポジ

ットATMリンク104へ送出され、更に、コンボジットATMリンク104を介してATM交換機101へ送信される。なお、CPUインタフェース部5は各構成ブロックを統括制御する。

【0017】図3はコンボジットパケットの構成を示す。AAL2処理はコンボジットパケット生成部2によって行われ、ユーザパケット(SSCS)からコンボジットパケット(AAL-CPS)を生成する。コンボジットパケットの先頭には、ヘッダHDRが付加される。このヘッダHDRは、チャンネル識別子としての8ビットのSSCSエントリ番号情報(CID)、ユーザパケットの長さを示す6ビットのパケット長情報(LI)、5ビットのユーザ間情報(UU)、5ビットのヘッダ誤り検出情報(HEC)、及びユーザパケット(UP)から成る。優先制御を行うために使用されるのは、CID(チャンネル識別子)である。このような構成のヘッダHDRは、ATMセル12内に1つのパケットとして組み込まれる。ATMセル12は、複数のAAL-CPSが挿入されている。

【0018】図4は本発明のATMセルの送信制御方式の動作を示す。図4において、A1~A4、B1~B2、C1~C5、及びD1は、コンボジットパケット生成部2によりAAL2処理されたコンボジットパケットである。A1~A4はユーザAの、B1~B2はユーザBの、C1~C5はユーザCの、D1はユーザDのコンボジットパケットである。コンボジットパケットは、前記コンボジットパケット生成部2によってユーザ単位にコンボジットパケットのヘッダ部分にCID(チャンネル識別子)が付与される。また、コンボジットパケット生成部2は、各コンボジットパケットのCID情報および各パケットのアプリケーション等のチャンネル情報を識別クラス情報生成部4に通知し、識別クラス管理テーブル11を生成する。コンボジットパケット優先クラス識別部3には、識別クラス情報管理部4から指定されるコンボジットパケットの優先度に従ってコンボジットパケットを優先クラス別FIFOメモリ6-1~6-Nに書き込みを行う。識別クラス情報管理部4は、識別クラス管理テーブル11のチャンネル単位の優先順位に基づいて書き込みの優先度を決定する。図4においては、ユーザBとユーザDの情報が第1優先のパケット、ユーザAの情報が第2優先のパケット、ユーザCの情報が第4優先のパケットとして識別クラス管理テーブル11に登録されている。

【0019】次に、優先クラス別のメモリへの書き込みからATMセルの生成に至るまでの動作について説明する。図2に示すように、優先クラス別FIFOメモリ6-1~6-NとFIFOメモリ読み出し制御部7は制御線13によって接続されている。したがって、優先クラス別FIFOメモリ6-1~6-NからFIFOメモリ読み出し制御部7に各FIFOメモリ内のパケット有無

情報が通知され、FIFOメモリ読み出し制御部7は前記パケット有無情報とFIFOメモリの優先クラスに基づきコンボジットパケット(AAL-CPS)の読み出し制御を行う。優先クラス別FIFOメモリ6-1にコンボジットパケットが格納されている場合、図4に示す「多重動作1」のように、直ちにコンボジットパケットの読み出し動作を行う。優先クラス別FIFOメモリ6-1にコンボジットパケットが無くなった時点で、優先クラス別FIFOメモリ6-2からのパケット読み出しは、「多重動作2」によって行われる。

【0020】「多重動作2」とは、優先クラス別FIFOメモリ6-1~6-Nの優先度をコンボジットパケットの読み出す周期およびデータ長に従って重み付けを行い、一定時間に読み出されるコンボジットパケットのデータ長が優先順位の低いFIFOほど短くなるような制御による多重方法をいう。この制御を行うFIFOメモリ読み出し制御部7は、コンボジットパケット優先クラス識別部3が各優先FIFOメモリ6-1~6-nへのコンボジットパケット長を含む書き込み情報と各優先FIFOメモリ6-1~6-nからの読み出し情報を管理することにより、上述の「多重動作1」、「多重動作2」を実現できる。ATMペイロードに優先クラスに基づいてコンボジットパケットの多重動作が行われた後は、ATMセルヘッダ生成部9で生成されたヘッダ情報とATMセルペイロード生成部8により生成されたペイロードにより、ATMセル生成/送出部10によりATMセルを生成し、ATM交換機101へATMセル12-1~12-4を送信する。

【0021】以上のように、アプリケーションに応じたパケットの優先制御が入力チャンネル毎に行える。同時に、全てのチャンネルに入力データが無くならない限り、ATMセルペイロードに空き領域の無い効率的なデータの伝送が可能となる。

【0022】次に、本発明を無線伝送システムに適用した一例について説明する。図5は、コンボジットパケットのATMセルへの多重効果が顕著な無線伝送システムにおけるユーザとのインタフェース部分を示す。この無線伝送システムにおいては、網終端装置100に4つの無線チャンネル(ユーザA、B、C、Dが使用)が接続されている。そして、ユーザAとBは、PDC(Personal Digital Cellular)の音声データを無線局105を介して網終端装置100へ伝送し、ユーザCはPDCのパケットデータを網終端装置100へ伝送し、ユーザDはPDCのFAXデータを網終端装置100へ伝送するものとする。A1、A2、A3、A4はユーザAのコンボジットパケットであり、B1、B2、B3はユーザBのコンボジットパケットであり、C1、C2はユーザCのコンボジットパケットであり、D1、D2、D3はユーザDのコンボジットパケットである。

【0023】図6は、複数の入力チャンネル上のパケット

をAAL2処理して生成されたコンボジットパケットの構成を示す。また、図7は図5の動作に対応した識別クラス管理テーブルを示し、優先クラス別FIFOから優先読み出し制御を行うための識別情報が格納されている。ここでは、2つの音声チャネル（データA、Bに対応）を第1優先FIFOに、第1のデータチャネル（データCに対応）を第2優先FIFOに、第2のデータチャネル（データDに対応）を第3優先FIFOに收容するように識別クラス管理テーブルが生成されている。パケットは、A1、B1、C1、D1、A2、D2、B2、A3、C2、D3、A4、B3の配列で送信される。ユーザAのコンボジットパケットA1～A4にはCID=1Aを設定し、ユーザBのコンボジットパケットB1～B3にはCID=21を設定し、ユーザCのコンボジットパケットC1、C2にはCID=58を設定し、ユーザDのコンボジットパケットD1～D3にはCID=9Bを設定する。

【0024】図8は、優先クラス別FIFOとATMセルペイロードの構成を示す。FIFOにおいては、各ユーザーのコンボジットパケットの中から優先度に応じて仕分けする。ここでは、優先度を3段階とし、第1優先FIFO（A1、B1、A2、B2、A3、A4、B3）、第2優先FIFO（C1、C2）、第3優先FIFO（ユーザDのコンボジットパケットD1～D3）の3つを設定している。

【0025】図9は、図8により生成されたコンボジットパケットによるATMセルの構成を示す。

【0026】次に、図2、及び図5～図9を参照して本発明によるATMセルの送信制御方式の動作を説明する。まず、図6に示すように、ユーザA～Dの各チャネルのパケットは、コンボジットパケット生成部2によりパケット到着順に順次AAL2処理を行い、ユーザ単位（チャネル単位）にコンボジットパケットヘッダに8ビットのチャネル識別子（CID）を付与する。同時に、コンボジットパケット生成部2は識別クラス情報管理部4に各パケットのCID情報とアプリケーション（音声、パケットデータ、FAXデータ）情報等のチャネル情報を通知し、図7に示した「識別クラス管理テーブル」の更新を行う。ここでは、ユーザA及びBのようにリアルタイム性が要求されるアプリケーション（音声に

関するもの）を第1優先に位置づけ、ユーザC及びユーザDを第2優先、第3優先として識別クラス管理テーブルの設定を行っている。この設定は、CPUインタフェース部5からの制御によって、任意に行うことができる。

【0027】次に、コンボジットパケット生成部2によりコンボジット化されたパケットは、コンボジットパケット優先クラス識別部3により、「識別クラス管理テーブル」の情報に基づく識別クラス情報管理部4の指示により、図8に示すように、優先クラス別FIFOメモリ

6-1～6-Nに振り分けて格納される。パケットが優先クラス別FIFOメモリ6-1～6-Nに書き込まれると、書き込まれたことを示すフラグ情報がFIFOメモリ読み出し制御部7に通知される。FIFOメモリ読み出し制御部7は、第1優先FIFOに格納されたコンボジットパケットの読み出し制御を行い、ATMセルペイロード生成部8へ順次送信し、優先クラス別FIFOメモリ6-1～6-Nから第1優先分のコンボジットパケットが全て読み出されると、該当の優先クラス別FIFOメモリ6からFIFOメモリ読み出し制御部7へエンプティフラグ（empty flag）が通知される。ついで、FIFOメモリ読み出し制御部7は、第2、第3の優先度のパケットを優先クラス別FIFOメモリ6-1～6-N（第1優先のパケットを記憶していたFIFOメモリは含まない）から読み出し、ペイロード生成部8へ順次送信する。ここで、コンボジットパケットC2は、セル組み立て制限時間内をオーバーするため、セル組み立て制限時間内に納まるC2'と次のセルに入るC2"とに分割する。同様に、コンボジットパケットD3もD3'とD3"に分割される。

【0028】ここで、第2優先順位以降のFIFOメモリ6からコンボジットパケットの読み出しを行っているときに、第1優先のFIFOメモリ6に新たなパケットが格納され、書き込みを示すフラグ情報がFIFOメモリ読み出し制御部7に送られた場合について説明する。この場合、FIFOメモリ読み出し制御部7は、現在読み出し中のコンボジットパケットの読み出しを完了させてから、第1優先のFIFOメモリ6の読み出し動作に移行する。ATMセルペイロード生成部8に送信されたコンボジットパケットは、ペイロードに順次多重処理され、ペイロードがパケットで満たされると、ATMセルヘッダ生成部9によって生成されたATMヘッダとペイロードに基づいて、図9に示すように、ATMセル生成/送出部10によってATMセル106を生成し、ATMリンク104を介してATMネットワーク103に接続されたATM交換機101へ送出する。

【0029】以上のように、本発明の実施の形態によれば、複数の優先クラス別FIFOメモリを備えることにより、入力パケットをチャネル単位に各FIFOメモリに格納し、優先度の高いFIFOからコンボジットパケットが読み出される。更に、第2優先度以後のFIFOメモリからの読み出しは、読み出し間隔、読み出しデータ長を考慮して読み出し制御を行い、コンボジットパケットが入力されている優先クラス別FIFOメモリ6-1～6-Nから優先制御によってコンボジットパケットを読み出してATMセルペイロードを生成している。したがって、全てのFIFOメモリが空になるまでは、常時、いずれかのFIFOメモリからコンボジットパケットを待ち時間なしに読み出し続けるため、有効なコンボジットパケットで多重されたATMセルを途切れること

なく伝送するすることができる。換言すれば、チャネル単位に到着する様々なアプリケーションのデータの優先制御を行いつつ、ATMセルペイロード内に無駄な空き領域が生じないようにし、かつ遅延の少ないATMセル生成処理が行えるようになる。特に、リアルタイム性が要求される音声の伝送では、品質確保の面で有効である。このように、優先クラス別FIFOメモリ6-1～6-Nのいずれかにコンポジットパケットが格納されていさえすれば、ATMリンクの帯域を無駄のない有効利用が可能になる。

#### 【0030】

【発明の効果】以上説明した通り、本発明のATMセルの送信制御方式及び送信制御装置によれば、記憶手段の複数のFIFOメモリに入力パケットをチャネル単位に優先度に応じて格納し、この記憶手段から優先度の高いコンポジットパケットを先に読み出すようにしたので、アプリケーション及びユーザチャネルに合った伝送品質によりデータを転送することが可能になる。また、不要なペイロード生成のための待ち時間を無くせるため、トータルのセル遅延時間を減少させることができるとなり、リアルタイム性が要求される音声の伝送においては、品質確保及び伝送効率の向上が可能になる。さらに、FIFOメモリを用いたことにより、送信制御装置の構成の簡略化、低消費電力化、保守性の向上、信頼性の向上等が可能になる。

#### 【図面の簡単な説明】

【図1】本発明のATMセルの送信制御方式及び送信制御装置が適用されるネットワークシステムの概略構成を示すブロック図である。

【図2】図1のATM網終端装置の詳細構成を示すブロック図である。

【図3】本発明により扱われるコンポジットパケットの構成を示す構成図である。

【図4】本発明のATMセルの送信制御方式の動作を示

す説明図である。

【図5】無線伝送システムにおけるユーザとのインタフェース部分を示す概略構成図である。

【図6】複数の入力チャネル上のパケットをAAL2により処理して得られたコンポジットパケットの構成を示す構成図である。

【図7】図5の動作に対応した識別クラス管理テーブルを示す構成図である。

【図8】優先クラス別FIFOとATMセルペイロードの構成を示す説明図である。

【図9】図8により生成されたコンポジットパケットによるATMセルの構成を示す構成図である。

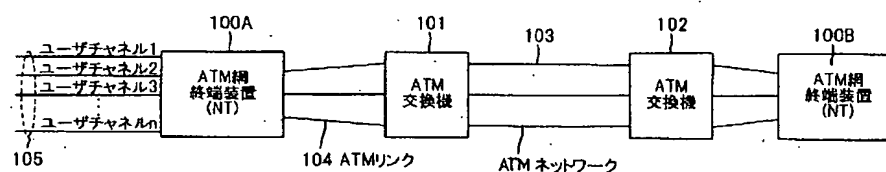
【図10】従来のATMセルの送信制御方式の第1例を示す動作説明図である。

【図11】従来のATMセルの送信制御方式の第2例を示す動作説明図である。

#### 【符号の説明】

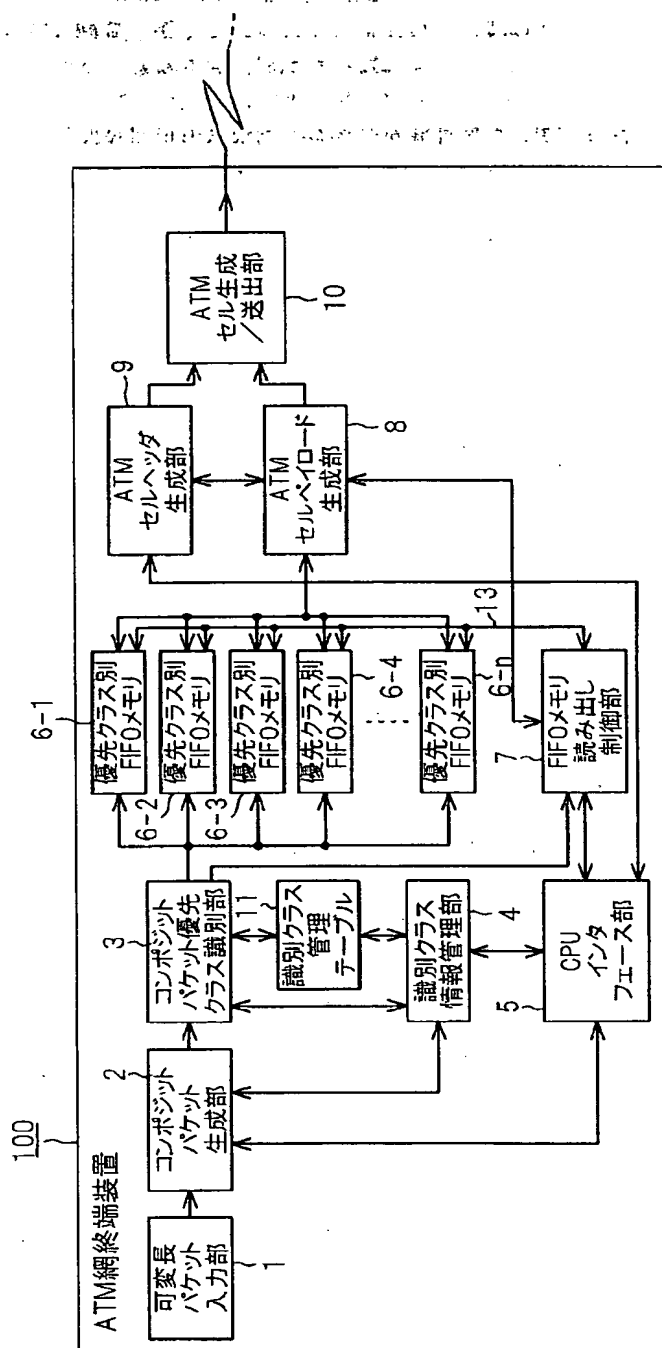
- 1 可変長パケット入力部
- 2 コンポジットパケット生成部
- 3 コンポジットパケット優先クラス識別部
- 4 識別クラス情報管理部
- 5 CPUインタフェース部
- 6-1～6-N 優先クラス別FIFOメモリ
- 7 FIFOメモリ読み出し制御部
- 8 ATMセルペイロード生成部
- 9 ATMセルヘッダ生成部
- 10 ATMセル生成/送部
- 11 識別クラス管理テーブル
- 100A, 100B ATM網終端装置 (NT)
- 101, 102 ATM交換機
- 103 ATMネットワーク
- 104 コンポジットATMリンク
- 105 ユーザチャネル

【図1】

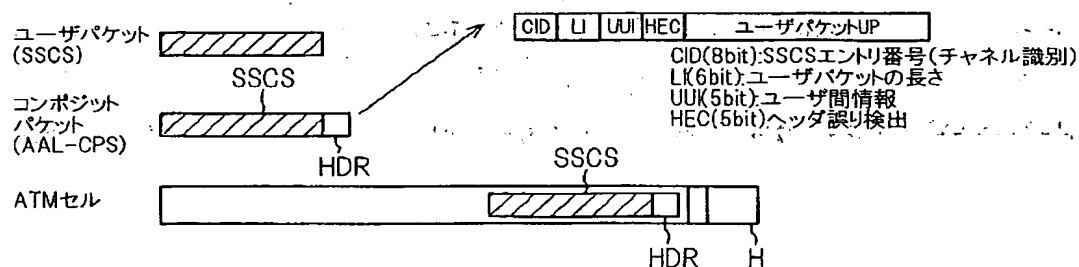




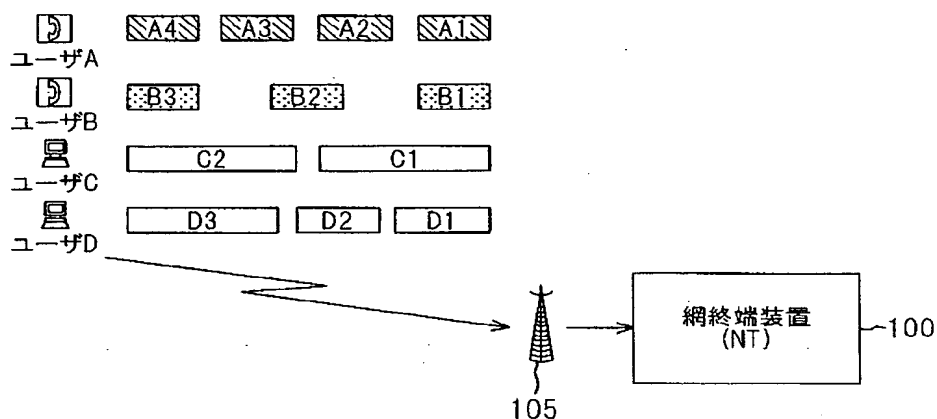
【図 2】



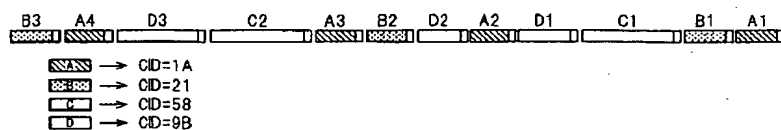
【図 3】



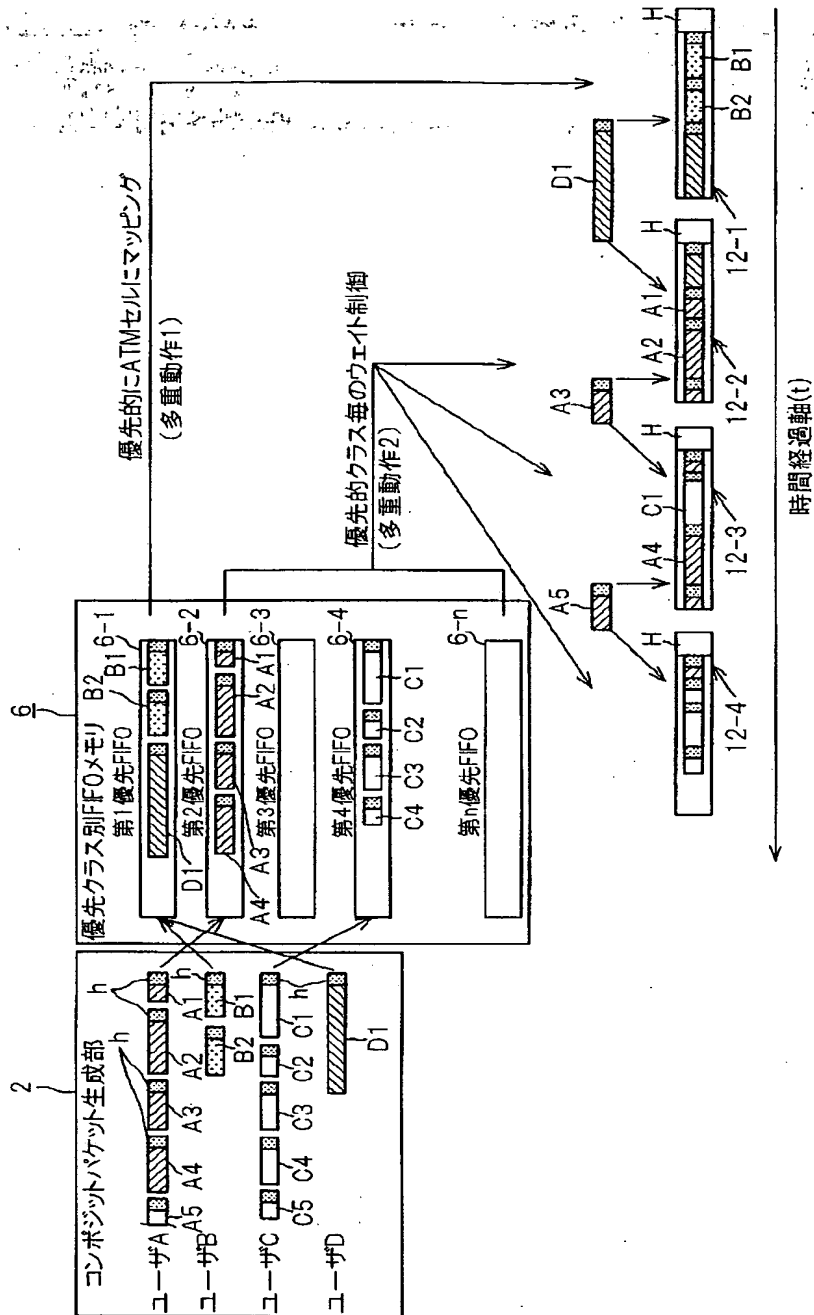
【図 5】



【図 6】



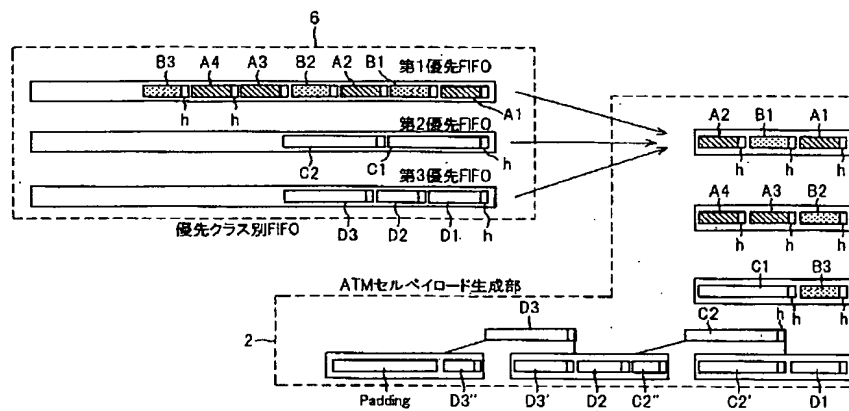
【図4】



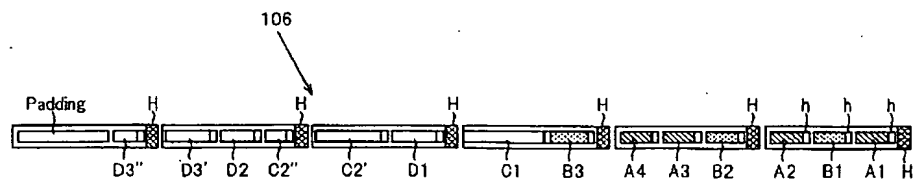
【図7】

	CID(h)						
優先1FIFO	1A	21				...	
優先2FIFO	58					...	
優先3FIFO	9B					...	
優先4FIFO						...	
...						...	
優先nFIFO						...	

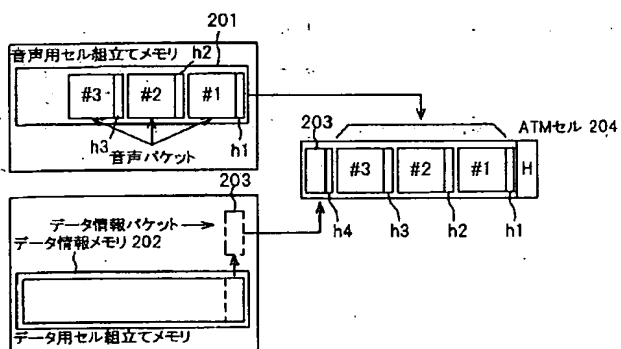
【図8】



【図9】



【図 10】



【図 11】

